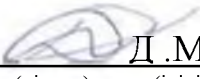


Міністерство освіти і науки України  
Національний аерокосмічний університет ім. М. Є. Жуковського  
«Харківський авіаційний інститут»

Кафедра комп'ютерних систем, мереж і кібербезпеки (№ 503)

**ЗАТВЕРДЖУЮ**

Голова НМК

  
Д.М. Крицький  
(підпис) (ініціали та прізвище)

« 31 » серпня 2023 р.

**РОБОЧА ПРОГРАМА ОБОВ'ЯЗКОВОЇ  
НАВЧАЛЬНОЇ ДИСЦИПЛІНИ**

Вбудовані системи

(назва навчальної дисципліни)

Галузь знань: 12 "Інформаційні технології"  
(шифр і найменування галузі знань)

Спеціальність: 125 "Кібербезпека"  
(код та найменування спеціальності)

Освітня програма: Безпека інформаційних і комунікаційних систем  
(найменування освітньої програми)

**Форма навчання: денна**

**Рівень вищої освіти: перший (бакалаврський)**

**Харків 2023 рік**

Розробник: Желтухін О.В., ст.викладач

(прізвище та ініціали, посада, науковий ступінь та вчене звання)



(підпис)

Робочу програму розглянуто на засіданні кафедри \_\_\_\_\_

комп'ютерних систем, мереж і кібербезпеки

(назва кафедри)

Протокол № 1 від «30» 08 2023 р.

Завідувач кафедри д.т.н., професор

(науковий ступінь та вчене звання)



В. С. Харченко

(ініціали та прізвище)

## 1. Опис навчальної дисципліни

Найменування показників	Галузь знань, спеціальність, освітня програма, рівень вищої освіти	Характеристика навчальної дисципліни
		Денна форма навчання
Кількість кредитів – 4	<p><b>Галузь знань</b> <u>12</u></p> <p><b>"Інформаційні технології"</b> (шифр та найменування)</p> <p><b>Спеціальність</b> <u>125</u></p> <p><b>Кібербезпека</b> (код та найменування)</p> <p><b>Освітня програма</b> <u>" Безпека інформаційних та комунікаційних систем "</u> (найменування)</p> <p><b>Рівень вищої освіти:</b> перший (бакалаврський)</p>	Обов'язкова
Кількість модулів – 1		<b>Навчальний рік</b>
Кількість змістовних модулів – 2		2023/2024
Індивідуальне завдання РГР (назва)		<b>Семестр</b>
Загальна кількість годин: денна – 36 <sup>1)</sup> /120		5-й
		<b>Лекції</b> <sup>1)</sup>
Кількість тижневих годин для денної форми навчання: аудиторних – 3 самостійної роботи студента – 5		24 годин
		<b>Практичні, семінарські</b> <sup>1)</sup>
		0 годин
		<b>Лабораторні</b> <sup>1)</sup>
	12 годин	
	<b>Самостійна робота</b>	
	84 годин	
	<b>Вид контролю</b>	
	іспит	

Співвідношення кількості годин аудиторних занять до самостійної роботи становить:  
Денна форма навчання – 36/120

<sup>1)</sup> Аудиторне навантаження може бути зменшене або збільшене на одну годину в залежності від розкладу занять.

## 2. Мета та завдання навчальної дисципліни

**Мета:** надбання студентами знань і навичок з проектування мікропроцесорних систем.

**Завдання:** володіти базовими навичками побудови сучасних мікропроцесорних систем на мікропроцесорах та мікроконтролерах; знати принципи функціонування та вміти використовувати сучасні мікросхеми постійних запам'ятовуючих приладів та оперативних запам'ятовуючих приладів; знати принципи функціонування та вміти використовувати сучасні мікросхеми інтерфейсів периферійних пристроїв..

**Програмні компетентності.** Дисципліна має допомогти сформувати у студентів такі компетентності:

- Здатність застосовувати знання у практичних ситуаціях.
- Знання та розуміння предметної області та розуміння професії.
- Здатність професійно спілкуватися державною та іноземною мовами як усно, так і письмово.
- Вміння виявляти, ставити та вирішувати проблеми за професійним спрямуванням.
- Здатність до пошуку, оброблення та аналізу інформації.
- Здатність до використання програмних та програмно-апаратних комплексів засобів захисту інформації в інформаційно-телекомунікаційних (автоматизованих) системах.
- Здатність забезпечувати захист інформації, що обробляється в інформаційно-телекомунікаційних (автоматизованих) системах з метою реалізації встановленої політики інформаційної та/або кібербезпеки.
- Здатність відновлювати штатне функціонування інформаційних, інформаційно-телекомунікаційних (автоматизованих) систем після реалізації загроз, здійснення кібератак, збоїв та відмов різних класів та походження.
- Здатність впроваджувати та забезпечувати функціонування комплексних систем захисту інформації (комплекси нормативно-правових, організаційних та технічних засобів і методів, процедур, практичних прийомів та ін.).
- Здатність застосовувати методи та засоби криптографічного та технічного захисту інформації на об'єктах інформаційної діяльності.
- Здатність аналізувати, виявляти та оцінювати можливі загрози, уразливості та дестабілізуючі чинники інформаційному простору та інформаційним ресурсам згідно з встановленою політикою інформаційної та/або кібербезпеки.

### **Програмні результати навчання.**

В результаті вивчення дисципліни студенти мають досягти такі програмні результати навчання:

- Застосовувати знання державної та іноземних мов з метою забезпечення ефективності професійної комунікації.
- Критично осмислювати основні теорії, принципи, методи і поняття у навчанні та професійній діяльності.

- Вирішувати завдання захисту програм та інформації, що обробляється в інформаційно-телекомунікаційних системах програмно-апаратними засобами та давати оцінку результативності якості прийнятих рішень.

**Міждисциплінарні зв'язки.** Дисципліна базується на знаннях, отриманих під час вивчення дисциплін у циклі загальної і професійної підготовки, передбачених навчальним планом спеціальності.

### **3. Програма навчальної дисципліни**

#### **Модуль 1.**

**Змістовний модуль 1. Особливості застосування вбудованих систем в аерокосмічній техніці (АКТ).**

**Тема 1.** Поняття вбудованої системи АКТ.

**Тема 2.** Аналіз умов експлуатації АКТ.

**Тема 3.** Особливості вибору елементної бази для застосування в АКТ.

**Тема 4.** Принцип побудови типової схеми апаратури СУ АКТ. Організація самоконтролю апаратури в АКТ.

**Тема 5.** Методи забезпечення резервованого функціонування. Особливості застосування апаратного і програмного способів забезпечення відмовостійкості.

**Тема 6.** Служба часу вбудованої системи АКТ. Планування шкали часу функціонування СУ АКТ

**Тема 7.** Апарат відмовостійкого таймеру системного часу. Побудова системного таймера на основі резервованого подільовача частоти.

**Тема 8.** Система переривань в аспекті часового детермінізму обчислювальних машин для багатопроцесорних СУ АКТ.

**Змістовний модуль 2. Інформаційна взаємодія складових апаратури АКТ в аспекті детермінованого за часом функціонування СУ**

**Тема 9.** Між модульний інтерфейс на основі двох-портової пам'яті.

**Тема 10.** Між модульний інтерфейс на основі послідовних інтерфейсів.

**Тема 11.** Інтерфейс завадостійкого дискретного вводу. Резервування апаратури прийому команд.

**Тема 12.** Інтерфейс завадостійкої видачі релейних команд. Резервування апаратури формування та часовий детермінізм щодо відмовостійкої видачі релейних команд на виконавчі прилади.

**Тема 13.** Інтерфейс завадостійкого прийому аналогової інформації. Апарат відмовостійкого аналогово-цифрового перетворювача.

**Тема 14.** Інтерфейс завадостійкої видачі аналогової інформації. Резервування апаратури цифро-аналогового перетворювача та часовий детермінізм щодо формування відмовостійкої видачі на виконавчі прилади.

**Тема 15.** Принципи побудови відмовостійких СУ на засадах багатопроцесорного резервування апаратури в аспекті детермінованого за часом функціонування багатопроцесорних СУ АКТ.

**Тема 16.** Актуальні питання та перспективи розвитку СУ АКТ на базі SoC – технологій в сучасних умовах ринку елементної бази.

**Модульний контроль**

#### 4. Структура навчальної дисципліни

Назви змістовних модулів і тем	Кількість годин				
	Денна форма				
	Усього	У тому числі			
л		п	лаб.	с. р.	
1	2	3	4	5	6
<b>Модуль 1</b>					
<b>Змістовний модуль 1. Особливості застосування вбудованих систем в АКТ</b>					
Тема 1. Поняття вбудованої системи АКТ.	2	1		-	1
Тема 2. Аналіз умов експлуатації АКТ.	4	1		-	3
Тема 3. Особливості вибору елементної бази для АКТ	3	1		-	2
Тема 4. Принцип побудови типової схеми апаратури СУ АКТ.	12	1		2	9
Тема 5. Методи забезпечення резервованого функціонування.	6	2		-	4
Тема 6. Служба часу вбудованої системи АКТ.	10	2		2	6
Тема 7. Апарат відмовостійкого таймеру системного часу.	9	2		2	5
Тема 8. Система переривань багатопроцесорних СУ АКТ. Модульний контроль	6	2		-	4
<b>Разом за змістовним модулем 1</b>	<b>52</b>	<b>12</b>		<b>6</b>	<b>34</b>
<b>Змістовний модуль 2. Інформаційна взаємодія складових апаратури АКТ в аспекті детермінованого за часом функціонування СУ</b>					
Тема 9. Між модульний інтерфейс на основі двох-портової пам'яті.	8	2		2	4
Тема 10. Між модульний інтерфейс на основі послідовних інтерфейсів.	6	1		2	3
Тема 11. Інтерфейс завадостійкого дискретного вводу.	5	1		1	3
Тема 12. Інтерфейс завадостійкої видачі релейних команд.	6	2		-	4
Тема 13. Інтерфейс завадостійкого прийому аналогової інформації.	6	1		1	4
Тема 14. Інтерфейс завадостійкої видачі аналогової інформації. на виконавчі прилади.	6	2		-	4
Тема 15. Принципи побудови відмовостійких СУ на засадах багатопроцесорного резервування апаратури в аспекті детермінованого за часом функціонування багатопроцесорних СУ АКТ.	3	2		-	1

1	2	3	4	5	6
Тема 16. Актуальні питання та перспективи розвитку СУ АКТ на базі SoC – технологій в сучасних умовах ринку елементної бази. Модульний контроль	2	1		-	1
РГР	11	-		-	11
<b>Разом за змістовним модулем 2</b>	<b>53</b>	<b>12</b>		<b>6</b>	<b>35</b>
<b>Усього годин</b>	<b>105</b>	<b>24</b>		<b>12</b>	<b>69</b>

### 5. Теми семінарських занять

№ з/п	Назва теми	Кількість годин
		Денна форма навчання
-	-	-

### 6. Теми практичних занять

№ з/п	Назва теми	Кількість годин
		Денна форма навчання
-	-	-

### 7. Теми лабораторних занять

№ з/п	Назва теми	Кількість годин
		Денна форма навчання
1	Аналіз елементної бази та побудова структурної схеми СУ АКТ згідно ТЗ	2
2	Модель міжмодульного інтерфейсу на основі двох-портової пам'яті	2
3	Модель міжмодульного інтерфейсу на основі інтерфейсу типу SPI	2
4	Модель апаратного мажоритарного елемента	2
5	Модель таймеру на основі резервованого дільника частоти	2
6	Модель інтерфейсу завадостійкого дискретного вводу	1
7	Модель інтерфейсу завадостійкого аналогового вводу	1
	<b>Разом</b>	<b>12</b>

### 8. Самостійна робота

№ з/п	Назва теми	Кількість годин
		Денна форма навчання
1	Тема 1. Поняття вбудованої системи АКТ.	1

№ з/п	Назва теми	Кількість годин
		Денна форма навчання
2	Аналіз умов експлуатації АКТ.	3
3	Особливості вибору елементної бази для застосування в АКТ.	2
4	Принцип побудови типової схеми апаратури СУ АКТ. Організація самоконтролю апаратури в АКТ.	9
5	Методи забезпечення резервованого функціонування. Особливості застосування апаратного і програмного способів забезпечення відмовостійкості.	4
6	Служба часу вбудованої системи АКТ. Планування шкали часу функціонування СУ АКТ	6
7	Апарат відмовостійкого таймеру системного часу. Побудова системного таймера на основі резервованого подільювача частоти.	5
8	Система переривань в аспекті часового детермінізму обчислювальних машин для багатопроцесорних СУ АКТ.	4
9	Між модульний інтерфейс на основі двох-портової пам'яті.	3
10	Між модульний інтерфейс на основі послідовних інтерфейсів.	3
11	Інтерфейс завадостійкого дискретного вводу. Резервування апаратури прийому команд.	4
12	Інтерфейс завадостійкої видачі релейних команд. Резервування апаратури формування та часовий детермінізм щодо відмовостійкої видачі релейних команд на виконавчі прилади.	4
13	Інтерфейс завадостійкого прийому аналогової інформації. Апарат відмовостійкого аналогово-цифрового перетворювача.	4
14	Інтерфейс завадостійкої видачі аналогової інформації. Резервування апаратури цифро-аналогового перетворювача та часовий детермінізм щодо формування відмовостійкої видачі на виконавчі прилади.	4
15	Принципи побудови відмовостійких СУ на засадах багат шарового мажоритарного резервування апаратури в аспекті детермінованого за часом функціонування багатопроцесорних СУ АКТ.	1
16	Актуальні питання та перспективи розвитку СУ АКТ на базі SoC – технологій в сучасних умовах ринку елементної бази.	1
17	РГР	11
	<b>Разом</b>	<b>69</b>



## 9. Індивідуальні завдання

Індивідуальна розрахунково-графічна робота, що потребує аналізу технічного завдання на систему, визначення складових системи та приладового складу, вибору інтерфейсів міжблокової взаємодії, визначення необхідної обчислювальної потужності процесорів, нормування показників надійності, побудови структури системи та кінцева оцінка реалізації технічного завдання.

## 10. Методи навчання

Лекції, лабораторні заняття, самостійна робота, пошук літератури за темою, індивідуальна розрахунково-графічна робота, поточні контрольні питання (миттєві відповіді).

## 11. Методи контролю

Питання щодо підготовки до лабораторних робіт, захист лабораторних робіт, індивідуальні розрахунково-графічні роботи, контрольні питання, тестування (контрольна робота).

## 12. Критерії оцінювання та розподіл балів, які отримують студенти

### 12.1. Розподіл балів, які отримують студенти (кількісні критерії оцінювання)

Складові навчальної роботи	Бали за одне заняття (завдання)	Кількість занять (завдань)	Сумарна кількість балів
<b>Змістовний модуль 1</b>			
Робота на лекціях	0...2	8	0...16
Виконання і захист лабораторних (практичних) робіт	0...2	8	0...16
Модульний контроль	0...18	1	0...18
<b>Змістовний модуль 2</b>			
Робота на лекціях	0...2	8	0...16
Виконання і захист лабораторних (практичних) робіт	0...2	8	0...16
Модульний контроль	0...18	1	0...18
<b>Усього за семестр</b>			<b>60...100</b>

### 12.2. Якісні критерії оцінювання

**Необхідний обсяг знань** для одержання позитивної оцінки:

Основи організації сучасних авіаційно-космічних комплексів. Особливості структур бортових комплексів Роль і місце Бортової Цифрової Обчислювальної Мащини (БЦОМ) в бортовому комплексі. Типи БЦОМ бортових комплексів.

Режими функціонування БЦОМ. Особливості побудови алгоритмів, що реалізуються в БЦОМ. Розподіл часу в такті ОС БЦОМ. Метрологічні характеристики бортових систем. Елементи теорії похибок. Види похибок. Обчислювальні похибки. Похибки датчиків. Похибки перетворювачів. Похибки часу. Обчислювальні похибки алгоритмів.

Тактико-технічні вимоги на БЦОМ. Етапи розробки технічного завдання на БЦОМ. Системний підхід до проектування БЦОМ. Показники ефективності БЦОМ. Умови експлуатації БЦОМ. Особливості вибору елементної бази БЦОМ.

Підсистеми БЦОМ. Структура БЦОМ. Підсистема зв'язку в БЦОМ. Функціонально-вартісний підхід до оцінки БЦОМ. Інтерфейси бортової системи. Системний інтерфейс. Побудова служби часу БЦОМ. Служба часу розподіленої СУ. Основні характеристики обчислювального ядра БЦОМ.

Приладовий інтерфейс. Підсистеми пам'яті БЦОМ. Підсистема вводу-виводу БЦОМ. Енергонезалежна пам'ять БЦОМ. Багаторівневі підсистеми пам'яті. Інтерфейси периферійного обладнання. Аналого-цифрове перетворення інформації. Цифро-аналогове перетворення інформації.

Бортові системи високої продуктивності. Багатомашинні системи. Засоби обміну інформацією. Паралельні системи. Конвеєрні системи. Цифрова обробка радіотехнічної інформації в БЦОМ. Синтез, обробка та розпізнавання зображень у бортових системах.

Підсистема контролю БЦОМ. Методи контролю працездатності БЦОМ. Реалізація резервування в СУ. Спеціальні підсистеми БЦОМ. Драйвери зовнішніх пристроїв БЦОМ.

**Необхідний обсяг вмінь** для одержання позитивної оцінки:

На основі аналізу технічних можливостей елементної бази та вимог Технічного Завдання (ТЗ) вміти розрахувати і побудувати структурну схему СУ та обґрунтувати . Вміти розрахувати необхідну пропускну спроможність міжмодульного інтерфейсу, вибирати варіанти реалізації щодо вимог ТЗ та обґрунтувати вибір оптимального рішення. Знаходити критичні місця можливого виникнення збоїв чи відмов обладнання та запропонувати обґрунтоване рішення щодо відмовостійкості вказаного модуля за умов підтримки часового детермінізму функціонування у складі СУ.

### 12.3 Критерії оцінювання роботи студента протягом семестру

**Задовільно (60-74).** Показати мінімум знань та умінь. Виконати та захистити всі лабораторні роботи та індивідуальні завдання, здати тестування базового матеріалу лабораторних робіт.

**Добре (75-89).** Твердо знати мінімум знань, виконати усі завдання. Показати вміння виконувати та захищати всі лабораторні роботи в обумовлений викладачем строк з обґрунтуванням рішень та заходів, які запропоновано у роботах. Виконати та захистити всі індивідуальні завдання, здати тестування з поза аудиторної самостійної роботи. Розв'язувати задачі прикладного характеру за допомогою моделювання у САПР Quartus.

**Відмінно (90-100).** Здати всі контрольні точки з оцінкою «відмінно». Досконально знати всі теми та вміти застосовувати їх.

## Шкала оцінювання: бальна і традиційна

Сума балів	Оцінка за традиційною шкалою	
	Іспит, диференційований залік	Залік
90 – 100	Відмінно	Зараховано
75 – 89	Добре	
60 – 74	Задовільно	
0 – 59	Незадовільно	Не зараховано

### 13. Методичне забезпечення

1. Проектування систем управління об'єктів ракетно-космічної техніки Т.1.// За заг. ред. Ю.С.Алексєєва, Ю.М. Златкіна, В.С. Кривцова, О.С. Кулика, В.І. Чумаченко Проектування систем керування об'єктів ракетно-космічної техніки. [Текст]: Учень/Х.: Нац. аерокосм. ун-т «Харків. Авіац. Ін-т», НВП «Хартрон-Аркос», 2012. - 578с.
2. Проектування систем управління об'єктів ракетно-космічної техніки Т.2.// За заг. ред. Ю.С.Алексєєва, Ю.М. Златкіна, В.С. Кривцова, О.С. Кулика, В.І. Чумаченко Проектування систем керування об'єктів ракетно-космічної техніки. [Текст]: Учень/Х.: Нац. аерокосм. ун-т «Харків. Авіац. Ін-т», НВП «Хартрон-Аркос», 2012. - 680с.
3. Проектування систем керування об'єктів ракетно-космічної техніки Т.3. // За заг. ред. Ю.С.Алексєєва, Ю.М. Златкіна, В.С. Кривцова, О.С. Кулика, В.І. Чумаченко Проектування систем керування об'єктів ракетно-космічної техніки. [Текст]: Учень / Х.: Нац. аерокосм. ун-т «Харків. Авіац. Ін-т», НВП «Хартрон-Аркос», 2012. - 472с.

### 14. Рекомендована література

#### Базова

1. Харченко В.С. IOTS-підхід: аналіз варіантів структур стійких до відмови бортових комплексів при використанні електронних компонент Industry. / Харченко В.С., Юрченко Ю.Б. // Chip News інженерна мікроелектроніка, № 7, 2003, с.28-39.
2. Юрченко Ю.Б. Підвищення надійності бортових керуючих комплексів шляхом побудови мажорітованих структур на основі апаратної синхронізації однокристальних мікроконтролерів / Юрченко Ю.Б. // Космічна наука та технологія. Додаток, Київ, НАНУ, 2004, т. 10, №1, с.41-49.
3. Юрченко Ю.Б. Синхронні «алгоритм-в-апаратурі» структури у обчислювальних системах бортових комплексів критичного застосування: програмно-конструкторська необхідність та можливості апаратної реалізації / Юрченко Ю.Б. // Радіоелектронні та комп'ютерні системи. - 2006. . - № 7 (19). - С.56-59.
4. Юрченко Ю.Б. Аналіз взаємодії каналів синхронних SIFT-NIFT комп'ютерів у системі інформаційно-обчислювального комплексу з міжканально-

асинхронною розподіленою мережевою структурою обладнання / Юрченко Ю.Б. // Радіоелектронні та комп'ютерні системи. - 2008. - № 7 (34). - С. 38 - 42.

5. Юрченко Ю.Б. Завдання побудови архітектури стійких до відмови інформаційно-обчислювальних комплексів реального часу з компонентами «система-на-кристалі» / Юрченко Ю.Б. // Радіоелектронні та комп'ютерні системи. - 2009. - № 6 (40). - С. 227 - 230.

### Допоміжна

1. Roques R. Fault-tolerant computer for the Automated Transfer Vehicle / Roques R. , Correge A. , Boleat C. // Fault-Tolerant Computing, 1998. Digest of Papers. Twenty-Eighth Annual International Symposium on, 1998 p. 414–419.
2. Amer H.H. Latent Failures and Coverage in Fault-Tolerant Systems / Amer H.H., E.J. McCluskey // Proc. Phoenix Conf. Comput. and Comm., Scottsdale, AZ, pp. 89-93, Feb. 1987.
3. Kim H. Evaluation of Fault Tolerance Latency from Real-Time Application's Perspectives / Hagbae Kim, Kang G. Shin // IEEE Transactions on computers, vol.49, No 1, January 2000, p. 55-64.
4. Wakerly J. F. [Principles of Self-Checking Processor Design and an Example](#) / Wakerly J. F. // CSL TR 115. // [электронный ресурс ] режим доступа : <ftp://db.stanford.edu/pub/cstr/reports/csl/tr/76/115/CSL-TR-76-115.pdf>
5. Yu S. Y. [A Roll-forward Recovery in TMR Systems for Real-time Applications](#) / Yu S. Y., E.J. McCluskey // DSN'01, Fast Abstracts, 2001. // [электронный ресурс ] режим доступа : [crc.stanford.edu/crc\\_papers/yudsn01b.pdf](crc.stanford.edu/crc_papers/yudsn01b.pdf)
6. Yu S. Y. [On-line Testing and Recovery in TMR Systems for Real-Time Application](#) / Yu S. Y., E.J. McCluskey // ITC'01, pp. 240-249. // [электронный ресурс ] режим доступа : [crc.stanford.edu/crc\\_papers/yuitc01.pdf](crc.stanford.edu/crc_papers/yuitc01.pdf)
7. Mitarai H. [Design of a Parallel Encoder/Decoder for the Hamming Code. Using ROM](#) / Mitarai, H., E. J. McCluskey // CSL TR 72-36. // [электронный ресурс ] режим доступа : <ftp://db.stanford.edu/pub/cstr/reports/csl/tr/72/36/CSL-TR-72-36.pdf>
8. Oh N. [Software Implemented Hardware Fault Tolerance](#) / Oh N. // [электронный ресурс ] режим доступа : [http://crc.stanford.edu/crc\\_papers/CRC-TR-00-9.pdf](http://crc.stanford.edu/crc_papers/CRC-TR-00-9.pdf)

### 15. Інформаційні ресурси

1. <http://www.nkau.gov.ua/ua/>
2. <http://www.cnsa.gov.cn> ; <http://www.cnsa.gov.cn/english/index.html>
3. <https://www.nasa.gov>
4. <https://www.esa.int/ESA>
5. <http://global.jaxa.jp>
6. <https://cnes.fr/en/web/CNES-en/460-about-cnes.php>
7. <https://www.kari.re.kr/eng.do>
8. <http://www.asc-csa.gc.ca/eng/Default.asp>